

Dagmar Kirsten

**Entwicklung, Entwurf und Anwendung
von nichtflüchtigen Analogwert-
speicherelementen auf Basis
von Floating-Gate-Speicherzellen
in einer Standardtechnologie**



Herbert Utz Verlag · München

Elektrotechnik

Forschungsberichte aus dem Institut für Informationstechnik
Technische Universität Ilmenau
Herausgeber: Univ.-Prof. Dr.-Ing. habil. H. Töpfer
Band 13



Zugl.: Diss., Ilmenau, Techn. Univ., 2011

Bibliografische Information der Deutschen Nationalbibliothek: Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Dieses Werk ist urheberrechtlich geschützt. Die dadurch begründeten Rechte, insbesondere die der Übersetzung, des Nachdrucks, der Entnahme von Abbildungen, der Wiedergabe auf fotomechanischem oder ähnlichem Wege und der Speicherung in Datenverarbeitungsanlagen bleiben – auch bei nur auszugsweiser Verwendung – vorbehalten.

Copyright © Herbert Utz Verlag GmbH · 2011

ISBN 978-3-8316-4136-9

Printed in EC
Herbert Utz Verlag GmbH, München
089-277791-00 · www.utzverlag.de

Entwicklung, Entwurf und Anwendung von nichtflüchtigen Analogwertspeicherelementen auf Basis von Floating-Gate-Speicherzellen in einer Standardtechnologie

Dissertation

zur Erlangung des akademischen Grades
Doktoringenieur (Dr.-Ing.)

vorgelegt der Fakultät für Elektrotechnik
und Informationstechnik der Technischen Universität Ilmenau

von Dipl.-Ing. Dagmar Kirsten
geboren am 30.11.1980 in Querfurt

vorgelegt am: 04.06.2010
Tag der öffentlichen Aussprache: 26.11.2010

Gutachter: 1. Prof. Dr.-Ing. habil. Hannes Töpfer
2. PD Dr.-Ing. habil. Frank Schwierz
3. Dr.-Ing. Dirk Nuernbergk

Inhaltsverzeichnis

1	Einleitung	1
1.1	Stand der Technik	2
1.2	Aufbau der Arbeit	3
1.3	Technologie- und Entwurfsumgebung	4
2	Halbleiterspeicher	6
2.1	Speichertypen	6
2.1.1	Übersicht	6
2.1.2	Eignung als nichtflüchtiger Analogwertspeicher	8
2.2	Programmiermechanismen für Floating-Gate-Speicher	10
2.2.1	Tunneleffekte	11
2.2.2	Ladungsträger-Injektion	14
2.3	Floating-Gate-Speichertypen	15
2.3.1	FLOTOX-Speicherzelle	15
2.3.2	TPFG-Speicherzelle	16
2.3.3	SIMOS-Speicherzelle	17
2.3.4	Weitere Varianten	17
2.3.5	Auswahl	17
2.4	Kenngößen der Datensicherheit in FG-Speicherelementen	18
2.4.1	Data Endurance	18
2.4.2	Data Retention	19
3	Entwurf von Analogspeicherelementen	23
3.1	Aufbau und Funktion digitaler Floating-Gate-Speicherelemente	24
3.1.1	Funktion	25
3.1.2	Varianten	26
3.1.3	Dimensionierung	27
3.2	Statische Sample & Hold-Schaltung durch Nutzung eines Floating-Gate-Transistors	29
3.2.1	Sample & Hold-Schaltung	30
3.2.2	Tunneloxidkapazitäten als Schalter	31
3.2.3	Funktion der statischen Sample & Hold-Schaltung	32
3.2.4	Bestimmung der Fehlerterme	36
3.3	Layout	37

3.3.1	Grundelemente	37
3.3.2	Bestimmung der Koppelfaktoren	41
3.3.3	Überarbeitung des Entwurfs	45
4	Messungen an Einzelbauelementen und Speicherzellen	48
4.1	Aufbau des Messsystems	49
4.2	Tunnelkapazitäten	50
4.2.1	Tunnelstromkennlinien	50
4.2.2	CU-Kennlinie einer Tunnelkapazität	53
4.2.3	Untersuchung des Einflusses von Stress auf das Tunnelstromverhalten	58
4.3	EEPROM-Zelle zur Analogwertspeicherung	62
4.3.1	Programmierenfenster in Abhängigkeit von t_{PP} und U_{PP}	63
4.3.2	Untersuchung der Datenwechselstabilität	66
4.4	Stabilität von Analogwertspeicherelementen	67
4.4.1	Abhängigkeit der Genauigkeit vom Aufbau der FG-Struktur	68
4.4.2	Abhängigkeit der Genauigkeit vom Speicherwert U_F	69
4.4.3	Abhängigkeit der Genauigkeit von der Speicherkapazität C_S	71
4.4.4	Abschätzung des Leckstroms $I_{leak}(U_F)$	72
4.4.5	Einfluss des Zellenaufbaus auf die Genauigkeit der Wertspeicherung	73
4.5	Zusammenfassung	75
5	Referenzspannungsquellen	78
5.1	Spannungsreferenz nach Ahuja et al.	80
5.1.1	Aufbau und Funktionsweise	80
5.1.2	Messergebnisse	84
5.1.3	Zusammenfassung	87
5.2	Spannungsreferenz unter Nutzung eines schaltbaren OPV	88
5.2.1	Aufbau und Funktion	88
5.2.2	Messergebnisse	91
5.2.3	Zusammenfassung	92
5.3	Untersuchung von geringen Leckströmen in Bauelementen	95
5.3.1	Aufbau und Funktion	96
5.3.2	Bestimmung der Betriebsbedingungen	97
5.3.3	Messaufbau	99
5.3.4	Ergebnisse der Untersuchung des Sperrstroms von Dioden	100
5.3.5	Zusammenfassung	105
6	Selbstableichender Operationsverstärker	107
6.1	Abgleich-Verfahren	107
6.1.1	Chopper-Stabilisierung	108
6.1.2	Autozeroing-Verfahren	109
6.1.3	Statische Autozeroing-Verfahren	110

6.2	Aufbau der Gesamtschaltung	111
6.2.1	Aufbau des Hauptverstärkers G_{m1}/R	113
6.2.2	Abgleichstufe G_{m2}	115
6.2.3	Verlauf und Eigenschaften des Abgleichvorgangs	118
6.3	Messergebnisse	122
6.3.1	Eigenschaften des Hauptverstärkers G_{m1}/R	122
6.3.2	Eigenschaften des Abgleichvorgangs	123
6.3.3	Lebensdauer	127
6.4	Zusammenfassung des Entwurfs	128
7	Zusammenfassung	130
A	Spannungsbezeichnungen am Analogwertspeicherelement	133
B	Quelltext des VerilogA-Tunnelstrom-Modells	134
C	Ergebnisse der Untersuchung der Einzelbauelemente	136
C.1	Liste der Bauelemente auf den Testfeldern	136
C.2	Tunnelstromkennlinien	137
C.3	Tunneloxidkapazitäten	138
C.4	Programmierfenstergröße	139
D	Ergebnisse der Untersuchung des selbstabgleichenden Operationsverstärkers	140
	Literaturverzeichnis	141
	Abbildungsverzeichnis	156
	Tabellenverzeichnis	158
	Symbole und Abkürzungen	159

Kapitel 1

Einleitung

Speicherelemente sind ein zentraler Bestandteil digitaler Schaltungen, die z.B. in eigenständigen Speicherblöcken oder im Cache von Mikroprozessoren Verwendung finden. Diese Zellen zeichnen sich durch unterschiedliche Eigenschaften im Bezug auf Aufbau, Flüchtigkeit oder Programmiervorgänge aus. Auch in analogen und Mixed-Signal-Schaltkreisen werden diese Speicherzellen genutzt. Analoge Ausgabewerte, z.B. Sensordaten oder Referenzwerte, werden in Digitalwerte gewandelt und in digitalen Speicherzellen abgelegt. Um diese Werte an die Schaltung zurückgeben zu können, werden sie zurückgewandelt. Durch diese Behandlung der Daten werden Ungenauigkeiten bzw. Fehler verursacht.

Gleichzeitig steigen die Ansprüche an die Genauigkeit der Ausgabe von analogen Schaltungen bzw. an die Reduzierung der Fehler, die z.B. durch Schwankungen im Produktionsprozess hervorgerufen werden. Während die Strukturmaße und die Betriebsspannungen dem Moore'schen Gesetz folgend sinken, steigen die Einflüsse dieser Fehlerquellen [1]. Neue, hochpräzise physikalische und schaltungstechnische Abgleichmechanismen werden benötigt, um diese Anforderungen zu erfüllen.

In dieser Arbeit, die im Rahmen des Projektes "Programmierbare Vorverstärker", gefördert durch die Thüringer Aufbaubank, FK 2006 VF 0010, entstand, soll die Anwendung von nichtflüchtigen Speicherelementen für analoge Speicherwerte untersucht werden. Sie bieten die Möglichkeit, Abgleichwerte abzulegen und regelmäßig aufzufrischen, wenn sich die Betriebs- oder Umgebungsbedingungen einer Schaltung ändern und sind damit dem üblichen Abgleich durch das Einstellen von Widerständen ("Trimmen") oder die Nutzung von Fuses und Zener-Zaps durch Wiederprogrammierbarkeit überlegen. Gleichzeitig zeichnen sie sich durch eine Unabhängigkeit der abgelegten Werte von der Betriebsspannung und dabei durch hohe Datenhaltezeiten von mehreren Jahren aus. Die Werte bleiben nach einem Abgleichvorgang für einen langen Zeitraum erhalten.

Spannungsreferenzen werden meist in Form von Bandgap-Referenzquellen entworfen. Sie nutzen die Bandlücke von Halbleitern, um eine konstante Spannung zu generieren, unterliegen aber oft starken Prozessschwankungen der Eigenschaften der enthaltenen Widerstände. Die Ausgabewerte sind Vielfache der Bandgap-Spannung, mit der Vervielfachung dieses Wertes geht daher auch eine Vervielfachung der Fehlerspannungen einher.

1.1 Stand der Technik

Die Idee der Nutzung von nichtflüchtigen Speicherzellen zur Speicherung von Analogwerten und zum Abgleich von Schaltungen entstand in den späten 1980er Jahren. Nachdem Säckinger und Guggenbühl sowie Carley erste Schaltkreise auf Basis von Floating-Gate-Transistoren von Abstimmen von Schaltungen vorstellten [2], [3], zeigten Lanzoni et al. 1994 eine Vorgehensweise zur kontrollierten Programmierung von Floating-Gate-Speicherzellen mit analogen Werten [4], [5]. Einen Überblick über Arbeiten an Schaltkreisen mit Floating-Gate-Transistoren bis zum Ende der 1990er Jahre geben Hasler et al. [6]. Es folgten Anwendungen zur Minimierung von Offsetspannungen in Operationsverstärkern durch diese Arbeitsgruppe [7], [8], [9] und Lanzoni et al. [10]. Auch eine Anwendung in einem Low-Drop-Spannungsregler wurde gezeigt [11].

In präzisen, programmierbaren Referenzspannungsquellen finden nichtflüchtige Speicherzellen erst in den letzten Jahren Anwendung. Entsprechende Schaltkreise wurden nach 2000 von Cook [12], Ahuja [13] und Srinivasan [14] vorgestellt und beruhen auf unterschiedlichen Programmiermechanismen und Zellstrukturen. Sie zeigen im Vergleich zu Bandgap-Referenzen eine höhere Genauigkeit und eine gute Temperaturstabilität der Werte.

In der hier vorliegenden Arbeit werden Speicherzellen vom FLOTOX-Typ (Abschnitt 2) auf ihre Eignung für solche Anwendungen untersucht, da sie neben einer guten Stabilität der gespeicherten Werte auch eine hohe Anzahl möglicher Programmierzyklen bieten. Ein geeigneter Zellaufbau wird gewählt und ein Zellentwurf in einer kommerziell verfügbaren $0,35\ \mu\text{m}$ -CMOS-Technologie vorgestellt, der für die Nutzung als Analogwertspeicherelement angepasst wird. Die Eigenschaften dieses Entwurfs werden messtechnisch untersucht.

Im Anschluss daran wird die Anwendung der Speicherelemente in zwei Spannungsreferenzen gezeigt. Neben dem Aufbau nach Ahuja wird eine neuartige Referenz umgesetzt, die einen Operationsverstärker mit vertauschbaren Eingängen nutzt. Mit diesem neuen Entwurf ist es möglich, im Vergleich zu Ahuja einen Verstärker in der Schaltung einzusparen. Weiterhin wird eine neue Testmethodik zur Untersuchung geringer Leckströme beschrieben, die auf den Eigenschaften des Speicherelementes beruht. Die Funktion der Schaltungen wird anhand von Messungen nachgewiesen.

Abschließend wird ein neues Konzept eines selbstabgleichenden Operationsverstärkers vorgestellt. Dazu werden die in dieser Arbeit beschriebenen Speicherzellen in eine Abgleichstruktur nach dem Autozeroing-Verfahren nach Finvers [15] bzw. Cohn [16] eingefügt, um die Eingangsoffsetspannung des Verstärkers zu verringern. Sie besitzen eine hohe Wertestabilität, die es ermöglicht, den Schaltkreis nach einem Programmierschritt ohne weiteren Abgleich für einen langen Zeitraum zu betreiben. Gleichzeitig bietet die hohe Lebensdauer von nichtflüchtigen Speicherzellen nach dem FLOTOX-Prinzip die Möglichkeit, den Abgleich jederzeit zu wiederholen, sollten sich die Umgebungsbedingungen des Verstärkers und damit das Verhalten des Eingangsoffsets ändern.

1.2 Aufbau der Arbeit

Diese Arbeit mit dem Thema "Entwicklung, Entwurf und Anwendung von nichtflüchtigen Analogwertspeicherelementen auf Basis von Floating-Gate-Speicherzellen in einer Standardtechnologie" ist in sieben Kapitel gegliedert. Nach einer kurzen Einführung folgt in Abschnitt 2 ein Überblick über die unterschiedlichen Arten von Halbleiterspeichern, wobei ein Schwerpunkt auf nichtflüchtige Speicherelemente und innerhalb dieser Gruppe auf Floating-Gate-Speicherzellen gelegt wird. Die genutzten Programmiermechanismen werden betrachtet. Der Aufbau und die Eigenschaften der typischen Varianten werden beschrieben und verglichen, um einen geeigneten Aufbau für das hier zu lösende Problem zu finden. Die Kenngrößen und Einflussfaktoren der Alterung und Datenstabilität, die für die Speicherung von analogen Werten besondere Bedeutung haben, werden dargestellt.

In Abschnitt 3 werden zunächst der Aufbau und die Entwurfsrichtlinien für digitale Speicherzellen vorgestellt. Anschließend wird beschrieben, wie der Speicherwert einer digitalen Zelle als Analogwert programmiert und ausgelesen werden kann. Die Fehlerterme dieser Programmierung werden bestimmt. Abschließend werden die Entwurfsrichtlinien für digitale Speicherzellen auf eine Analogwertspeicherzelle angewendet und ein Zelllayout entworfen.

Die messtechnische Untersuchung der entworfenen Strukturen und ihrer Einzelelemente folgt in Abschnitt 4. Dabei werden zunächst die Eigenschaften und das Alterungsverhalten der Tunneloxidgekapazitäten betrachtet. Anhand der Messdaten wird ein Modell des Tunnelstroms extrahiert, das zum Entwurf und zur Simulation von Schaltungen in den folgenden Abschnitten verwendet wird. Anschließend werden die Programmierbedingungen für die entworfenen Speicherzellen bestimmt. Die Alterung der Zellen aufgrund der durchlaufenen Programmiervorgänge wird betrachtet. Die Stabilität und die Genauigkeit der gespeicherten Analogwerte und ihre Abhängigkeit vom gewählten Speicherwert sowie vom Aufbau der Zelle werden untersucht. Aus diesen Messungen wird auf die Höhe des Leckstroms geschlossen, der Datenverlust verursachen kann. Zum Abschluss dieses Kapitels werden auf Basis der Ergebnisse dieser Messungen Richtlinien für den Aufbau und die Betriebsbedingungen der Zelle festgelegt.

In Abschnitt 5 folgt darauf der Entwurf von zwei programmierbaren Referenzspannungsquellen, deren Referenzwerte auf Floating-Gate-Speicherzellen abgelegt werden. Die Schaltungsstruktur sowie der Verlauf des Programmiervorgangs werden beschrieben. Die Schaltungen wurden messtechnisch untersucht und die Ergebnisse werden dargestellt. Als Abschluss des Kapitels wird eine Testmethodik zur Untersuchung geringer Leckströme vorgestellt, die auf einer der beiden entworfenen Spannungsreferenzen basiert. Die Untersuchung zweier Bauelemente auf ihr Leckstromverhalten wird dargestellt und das Vorgehen zur Bestimmung des Stromwertes beschrieben.

Abschnitt 6 beschreibt den Entwurf eines selbstabgleichenden Operationsverstärkers, dessen Abgleichwerte auf Floating-Gate-Speicherelementen abgelegt werden. Nach einem Überblick über verschiedene Abgleichverfahren werden der Aufbau der Schaltung und die Eigenschaften des Abgleichvorgangs beschrieben. Es folgt die messtechnische Untersuchung des Operationsverstärkers und des Abgleichvorgangs. Die

Stabilität der abgelegten Werte wurde auch für diese Schaltung überprüft und die Alterung aufgrund der durchlaufenen Abgleichvorgänge betrachtet. Abschließend werden Entwurfsrichtlinien für diese Schaltung benannt und damit die Ergebnisse zusammengefasst.

In Abschnitt 7 schließt eine Zusammenfassung der erzielten Ergebnisse die Arbeit ab.

1.3 Technologie- und Entwurfsumgebung

Die in dieser Arbeit vorgestellten Entwürfe wurden in der kommerziell verfügbaren Standard-Technologie XH035 der X-FAB Semiconductor Foundries AG realisiert, einer modularen $0,35 \mu\text{m}$ -CMOS-Technologie. Es steht ein EEPROM-Modul zur Verfügung, das die Fertigung von dünnen Tunneloxiden und Floating-Gate-Speicherzellen ermöglicht. Diese Elemente dienen dem in dieser Arbeit vorgestellten Entwurf als Basis. Es gibt drei Betriebsspannungsbereiche. Die niedrigste Betriebsspannung, die die Normalbedingung darstellt, wird im Weiteren als low-voltage (LV) bezeichnet und beträgt $U_{DD,LV} = 3,3 \text{ V}$. Hinzu kommen zwei erhöhte Betriebsspannungsbereiche von $U_{DD,MV} = 10 \dots 14 \text{ V}$ (mid-voltage, MV) und $U_{DD,HV} = 45 \text{ V}$ (high-voltage, HV) für die Drain-Source-Spannung U_{DS} . Die maximale Gate-Source-Spannung beträgt in diesen beiden Modi $U_{GS,max} = 18 \text{ V}$. Da die MV-Option der Technologie erst gegen Ende des Entwurfsprozesses hinzugefügt wurde und den Betriebsspannungsbereich der in der Technologie als Standardzellen enthaltenen FG-Speicherzellen nicht vollständig umfasst, wurde nur auf Bauelemente der LV- und HV-Option zurückgegriffen [17].

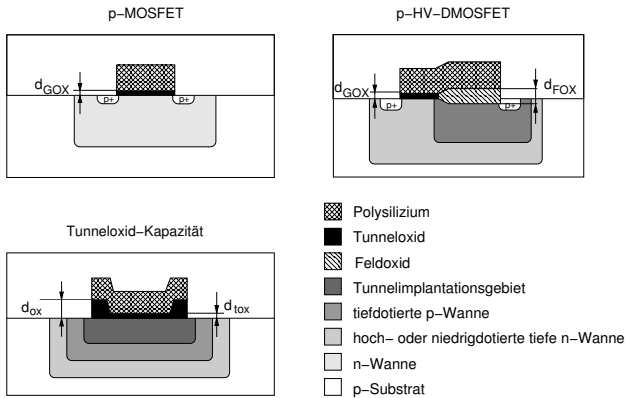


Abbildung 1.1: Aufbau einiger Bauelemente und Lage der Wannengebiete in der Technologie XH035 [18]

Die Spannungsfestigkeit im erweiterten Betriebsspannungsbereich wird mit zwei Veränderungen gegenüber der LV-Option sichergestellt. Zwischen Gate-Anschluss und

dem Kanal der LV- bzw. MV/HV-MOSFET werden Gate-Oxide verschiedener Dicke genutzt. Sie beträgt in der LV-Option $d_{GOX,LV} \approx 8 \text{ nm}$, während für MV- und HV-MOSFET $d_{GOX,HV} \approx 40 \text{ nm}$ ist. Die Drain-Source-Spannungsfestigkeit wird durch das Einfügen sogenannter Extension-Gebiete (Gebiete niedrigerer Dotierung) drain- und/oder sourceseitig ermöglicht.

Es stehen zwei Polysiliziumebenen (POLY1 und POLY2) und drei Metallschichten (MET1, MET2 und MET3) zur Verfügung. Die Technologie ist für einen Betriebstemperaturbereich von $T = -40 \dots 125^\circ\text{C}$ geeignet.

In CMOS-Technologien werden zur Isolation der Bauelemente voneinander und vom Substrat n- oder p-dotierte Wannen eingesetzt. Neben p- und n-Wannengebieten (PWELL bzw. NWELL) gibt es tiefdotierte p- und n-Wannengebiete, um NWELL und PWELL vom p-Substrat zu isolieren. Die tiefdotierten Wannen der XH035 können in eine p-Wanne (DPWELL, deep p-well) und zwei n-Wannen (HDNWELL, heavily doped deep n-well und LDNWELL, lightly doped deep n-well) unterteilt werden. Innerhalb des EEPROM-Moduls kommt noch ein n-dotiertes Tunnelimplantationsgebiet (TUNIMP) hinzu.

Zum Entwurf der Schaltkreise, die in Abschnitt 5 und 6 beschrieben werden, wurde die CADENCE-Designumgebung mit dem von der X-FAB AG zur Verfügung gestellten Entwurfskit und dem Simulator spectre verwendet. Das Modell einer Tunnelstromquelle, dessen Parameter in Abschnitt 4 extrahiert werden, wurde in VerilogA umgesetzt und in diese Entwurfsumgebung eingefügt.

Elektrotechnik

- Dagmar Kirsten: **Entwicklung, Entwurf und Anwendung von nichtflüchtigen Analogwertspeicherelementen auf Basis von Floating-Gate-Speicherzellen in einer Standardtechnologie**
2011 · 182 Seiten · ISBN 978-3-8316-4136-9
- Martin Koch: **Dynamik von monolithisch integrierten Halbleiter-Laser-Modulator-Verstärkern**
1999 · 78 Seiten · ISBN 978-3-89675-634-3
- Ignaz Schiele: **Entwicklung und Untersuchung von oberflächenmikromechanischen Relais für die Anwendung in der Hochfrequenztechnik**
1999 · 124 Seiten · ISBN 978-3-89675-592-6
- Peter Graf: **Entwicklung eines Monte-Carlo-Bauelementsimulators für Si / SiGe-Heterobipolartransistoren**
1999 · 127 Seiten · ISBN 978-3-89675-574-2
- Dirk Michael Nuernbergk: **Simulation des Transportverhaltens in Si/Si_{1-x}Ge_x/Si - Heterobipolartransistoren**
1999 · 180 Seiten · ISBN 978-3-89675-563-6
- Stephan Oliver Straub: **Entwurf und Validierung neuronaler Beobachter zur Regelung nichtlinearer dynamischer Systeme im Umfeld antriebstechnischer Problemstellungen**
1999 · 222 Seiten · ISBN 978-3-89675-494-3
- Thomas Mayer: **Modellierung und Regelung des Autarken Hybridfahrzeugs**
1999 · 216 Seiten · ISBN 978-3-89675-477-6
- Kurt Fischle: **Ein Beitrag zur stabilen adaptiven Regelung nichtlinearer Systeme**
1998 · 202 Seiten · ISBN 978-3-89675-382-3
- Jürgen Backes: **Bewertung der Versorgungszuverlässigkeit** · Neue Ansätze zur Verwendung probabilistischer Zuverlässigkeitskenngrößen in der Netzplanung und -optimierung
1998 · 180 Seiten · ISBN 978-3-89675-303-8
- Yongjian Ding: **Fehlerfrüherkennung und -diagnose an Komponenten und Systemen in Kernkraftwerken mit Hilfe eines Neuro-Fuzzy-Ansatzes**
1998 · 130 Seiten · ISBN 978-3-89675-297-0
- Fabian M. Bufler: **Full-Band Monte Carlo Simulation of Electrons and Holes in Strained Si and SiGe**
1998 · 188 Seiten · ISBN 978-3-89675-270-3
- Uwe Wiesner: **Plasmadynamik in beidseitig steuerbaren, bipolaren Leistungsbauelementen**
1997 · 165 Seiten · ISBN 978-3-89675-231-4
- Robert Riener: **Neurophysiologische und biomechanische Modellierung zur Entwicklung geregelter Neuroprothesen**
1997 · 141 Seiten · ISBN 978-3-89675-208-6
- Sabine Koch: **Messung von Strömungspotentialen mittels Ionensensitiver Feldeffekttransistoren**
1997 · 129 Seiten · ISBN 978-3-89675-183-6
- Ralf Weber: **Konzeption, Realisierung und Anwendung einer Hybrid-Simulationsanlage für Nachrichtenübertragungssysteme**
1997 · 346 Seiten · ISBN 978-3-89675-174-4

Carlos Alberto Valenzuela: **Design and Demonstration of a Near-Field Optical Instrument for Study of Data Storage with Organometallic Materials**

1997 · 126 Seiten · ISBN 978-3-89675-165-2

Marion Filleböck: **Kombinierte Zeit-Frequenzbereichsmethoden zum Entwurf von Mikrowellenoszillatoren**

1996 · 121 Seiten · ISBN 978-3-89675-143-0

Peter Thürmel: **Frequenzmoduliertes Dauerstrich-Laser-Radar für die industrielle Meßtechnik**

1996 · 135 Seiten · ISBN 978-3-89675-127-0

Frank Schöttler: **GPS-Empfängersystem zur Positionsbestimmung von Wettersonden**

1996 · 130 Seiten · ISBN 978-3-89675-102-7

Erhältlich im Buchhandel oder direkt beim Verlag:

Herbert Utz Verlag GmbH, München

089-277791-00 · info@utzverlag.de

Gesamtverzeichnis mit mehr als 3000 lieferbaren Titeln: www.utzverlag.de